

CLIPPEDIMAGE= JP363318141A

PAT-NO: JP363318141A

DOCUMENT-IDENTIFIER: JP 63318141 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: December 27, 1988

INVENTOR-INFORMATION:

NAME

MATSUOKA, TAKASHI

ASSIGNEE-INFORMATION:

NAME

MITSUBISHI ELECTRIC CORP

COUNTRY

N/A

APPL-NO: JP62154104

APPL-DATE: June 19, 1987

INT-CL (IPC): H01L021/90

US-CL-CURRENT: 257/776

ABSTRACT:

PURPOSE: To minimize the wiring gaps of the main wirings for miniaturizing the chip size at low cost by a method wherein the wider parts of the first multiple layer wirings between respective bridge stakes are formed on a semiconductor substrate in mutually slipped off positions.

CONSTITUTION: The first layer wirings to be the main wirings are formed on the surface of a semiconductor substrate 4 by liftoff process or etching process. At this time, the bridge stake parts 2 to form air bridge wirings are slipped off not to be aligned with one another, for example the wider parts 1a of the first layer wirings are slipped off to be formed zigzag.

Finally, the air  
bridge wirings are formed by forming the bridge stake parts  
2 using the  
lift-off process as well as the bridge stake parts of air  
bridge wirings using  
the lift-off process or plating process.

COPYRIGHT: (C)1988,JPO&Japio

## ⑫ 公開特許公報(A)

昭63-318141

⑤ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)12月27日

H 01 L 21/90

N-6708-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 半導体装置

⑯ 特 願 昭62-154104

⑰ 出 願 昭62(1987)6月19日

⑱ 発 明 者 松 岡 敬 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 大岩 増雄 外2名

## 明 細 書

## 1. 発明の名称

半導体装置

## 2. 特許請求の範囲

半導体基板上の複数の第1層配線のそれぞれの幅広部分に形成された橋杭部分にまたがってエアブリッジ配線が形成された半導体装置において、前記各橋杭部分が形成される第1層配線の幅広部分を互いにずらした位置に形成したことを特徴とする半導体装置。

## 3. 発明の詳細な説明

(産業上の利用分野)

この発明は、半導体基板上に形成するエアブリッジ配線の構造に関するものである。

(従来の技術)

第2図(a)、(b)は従来のエアブリッジ構造を有する半導体装置の平面図および側面図である。第2図において、1は第1層配線で複数形成される。2は前記第1層配線1の幅広部分1aにそれぞれ形成されたエアブリッジ配線を形成

するための橋杭部分、3は前記橋杭部分2にまたがって形成されたエアブリッジ配線の橋板部分を示している。4は半導体基板である。また、図中のW1はプロセス上および設計上必要な余裕配線間隔、W2aは主配線間の配線間隔である。

次に動作について説明する。

従来、半導体基板4上にエアブリッジ配線を形成する際には、まず、主配線となる第1層配線1をリフトオフ法、あるいはエッチング法によって形成する。次いで、エアブリッジ配線を形成するために必要な橋杭部分2はリフトオフ法によって形成する。そして最後に、エアブリッジ配線の橋板部分3をリフトオフ法、またはメッキ法により形成し、エアブリッジ配線が形成される。

(発明が解決しようとする問題点)

従来のエアブリッジ配線の形成方法は、エアブリッジの橋杭部分2が一直線上に並ぶように設計されていた。第1層配線1のうち、エアブリッジの橋杭部分2が形成される幅広部分1aは

橋杭部分2を形成するためのマスク合せ余裕、パターンシフト量を考慮して、主配線幅に比べて寸法を大きくしなければならず、自動的に主配線間の配線間隔 $W2a$ が大きくなってしまふ。特に、橋杭部分2の高さが高い場合、橋杭部分2を形成するためのレジストを厚くしなければならないので、橋杭部分2の寸法が大きくなってしまい、主配線間の配線間隔 $W2a$ がさらに大きくなる。また、主配線の本数が多い場合は、その影響は顕著であり、チップサイズの縮小、さらに低コスト化には非常に不利であった。

この発明は、上記のような問題点を解決するためになされたもので、エアーブリッジの橋杭部分の大きさおよび高さが高くなっても主配線間隔が大きくなり、また、主配線の本数が多くなってもその影響を大きく受けずに、チップサイズの縮小、さらに低コスト化をはかった半導体装置を得ることを目的とする。

(問題点を解決するための手段)

この発明に係る半導体装置は、第1層配線の複

数の橋杭部分が形成されるそれぞれの幅広部分を互いにずらした位置に形成したものである。

(作用)

この発明においては、主配線が形成される橋杭部分を互いにずらした位置にして第1層配線を形成したことから、主配線間の配線間隔が広がらず、チップサイズの縮小が可能となる。

(実施例)

以下、この発明の一実施例を第1図について説明する。第1図において、1は主配線となる第1層配線、2はエアーブリッジ配線を形成するための橋杭部分、3はエアーブリッジ配線の橋板部分を示している。4は半導体基板である。エアーブリッジ配線の形成要領については従来法とまったく同じで良い。ただし、第1層配線1を形成する際に、エアーブリッジ配線の橋杭部分2が一直線上に並ばないようにずらして、例えば千鳥状に並ぶように形成する。このようにすると、第1層配線1で橋杭部分2が形成される幅広部分1aは、主配線幅に比べて大きくなっているが、横方向の

突出部分の寸法が相殺されて余裕配線間隔 $W1$ を同じ程度にとったとしても第1層配線1の配線間隔 $W2$ が狭く形成できる。

なお、上記実施例では、エアーブリッジ配線の橋杭部分2を互いにずらして形成する一例として千鳥状にずらした場合について説明したが、これに限らず斜め一方向だけずらしても同じ効果が得られる。また、第1層配線1、橋杭部分2、橋板部分3の形成方法についてもリフトオフ法、メッキ法による形成またはRIBE、イオンシリング等によるドライエッチング、または薬品によるウェットエッチングのいずれを組み合わせて使用しても、上記実施例と同様の効果を奏する。

(発明の効果)

以上説明したように、この発明は、第1層配線の複数の橋杭部分が形成される幅広部分を互いにずらした位置に形成したので、主配線の配線間隔を小さくすることが可能になり、チップサイズの縮小、さらには低コスト化が図られる。また、プロセス方式を従来方法から変更する必要もない。

#### 4. 図面の簡単な説明

第1図(a)、(b)はこの発明の一実施例を示す半導体装置の平面図および側面図、第2図(a)、(b)は従来の半導体装置の平面図および側面図である。

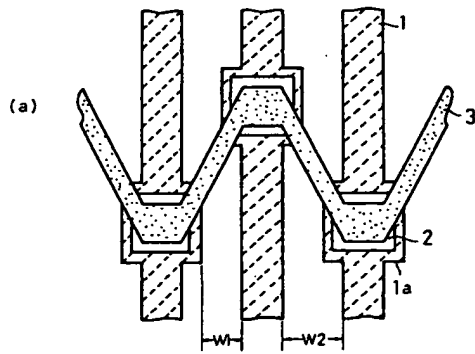
図において、1は第1層配線、1aは幅広部分、2はエアーブリッジ配線の橋杭部分、3はエアーブリッジ配線の橋板部分、4は半導体基板である。

なお、各図中の同一符号は同一または相当部分を示す。

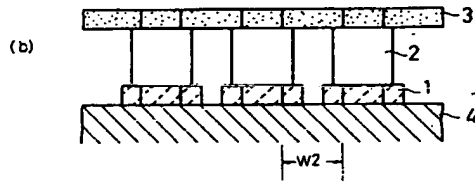
代理人 大 岩 増 雄

(外2名)

第 1 図



- 1: 第 1 層配線  
1a: 橋広部分  
2: エアブリッジ配線の橋状部分  
3: エアブリッジ配線の橋板部分



4: 半導体基板

第 2 図

